

DE4207492

AB

The circuit contains a phase comparator (9) of logic link circuits (21, 22). To the inputs of the latter is supplied a data signal, prepared by a flank detector (7), and a clock signal from a VCO (10). Output signals of the logic link circuits are passed through a narrow band loop filter (23-28) and supplied to inputs of an amplifier assembly (29-34) with Pi transmission characteristic.

The amplifier assembly contains an offset. At one input of the amplifier assembly is coupled a comparator (35) with a hysteresis, which couples a filter output signal with fixed potential via a change-over switch (36). The two logic links are pref. NOR-gates, each with two inputs.

USE/ADVANTAGE - For transmission of NRZ data signals, with reliable operation.

10

Dwg.2/3



①9 BUNDESREPUBLIK
DEUTSCHLAND



DEUTSCHES
PATENTAMT

①2 Offenlegungsschrift
①0 DE 42 07 492 A 1

⑤1 Int. Cl. 5:
H 04 L 7/033

②1 Aktenzeichen: P 42 07 492.4
②2 Anmeldetag: 10. 3. 92
④3 Offenlegungstag: 16. 9. 93

DE 42 07 492 A 1

⑦1 Anmelder:

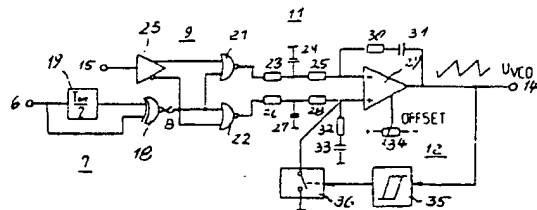
Philips Patentverwaltung GmbH, 20097 Hamburg, DE

⑦2 Erfinder:

Fischer, Jens, 6100 Darmstadt, DE; Jost, Jörg, 6100 Darmstadt, DE

⑤4 Phasenregelkreis zur Regenerierung eines Taktsignals

⑤7 Zur Regenerierung eines Taktsignals aus einem NRZ-Datensignal wird ein Phasenregelkreis vorgeschlagen, der einen Phasenvergleich (9) aus logischen Verknüpfungsschaltungen (21, 22) enthält. Den Eingängen der Verknüpfungsschaltungen (21, 22) ist ein mit einem Flanken-Detektor (7) aufbereitetes Datensignal sowie ein von einem spannungsgesteuerten Oszillator (10) erzeugtes Taktsignal zugeführt. Ausgangssignale der Verknüpfungseinrichtungen (21, 22) werden über schmalbandige Schleifenfilter (23 bis 28) geleitet und Eingängen einer Verstärkeranordnung (29 bis 34) mit PI-Übertragungsverhalten zugeführt. Die Verstärkeranordnung (29) weist einen Offset auf. An einem Ausgang der Verstärkeranordnung (29) ist ein mit Hysterese behafteter Komparator (35) angeschlossen, der über einen gesteuerten Umschalter (36) eines der gefilterten Ausgangssignale mit festem Potential verbindet.



DE 42 07 492 A 1

Die Erfindung geht aus von einem Phasenregelkreis nach dem Oberbegriff des Patentanspruchs 1.

Bei einer seriellen Übertragung von Datensignalen werden zugehörige Taktsignale üblicherweise nicht übertragen. Es ist daher erforderlich, das fehlende Taktsignal in einem Takt-Regenerator auf der Empfangsseite der Übertragungsstrecke aus dem übertragenen Datensignal zu regenerieren. Als Takt-Regenerator eignet sich ein Phasenregelkreis (PLL), dessen spannungsgesteuerter Oszillator im eingerasteten Zustand mit der Frequenz und Phase des Taktsignals schwingt. Um ein sicheres Einrasten der PLL zu gewährleisten, sollte die Schleifenbandbreite der PLL möglichst groß sein. Dies widerspricht jedoch einer Forderung nach möglichst kleiner Schleifenbandbreite, um einem Jitter in dem vom spannungsgesteuerten Oszillator erzeugten Taktsignal zu begegnen.

Aus der DE 28 12 377 C2 ist bereits ein phasengeregelter Oszillator mit einem Phasendiskriminator, einem einer Reihenschaltung eines ohmschen Widerstandes und eines Kondensators enthaltenden Schleifenfilters, einem spannungsgesteuerten Oszillator und einem Schmitt-Trigger bekannt, wobei der Eingang des Schmitt-Triggers mit dem Ausgang des Schleifenfilters und der Ausgang des Schmitt-Triggers über einen ohmschen Gegenkopplungswiderstand mit dem Verbindungspunkt des ohmschen Widerstandes und des Kondensators des Schleifenfilters verbunden ist. Bei dieser bekannten Suchlaufschaltung wird der Suchlauf automatisch beendet, wenn der spannungsgesteuerte Oszillator in den Fangbereich der PLL gelangt. Zur Rückgewinnung eines Taktsignals anhand eines übertragenen NRZ-Datensignals mit einer Datenübertragungsrate von $> 1 \text{ GBit/s}$ ist diese bekannte Schaltung nicht geeignet.

Der vorliegenden Erfindung liegt die Aufgabe zugrunde, einen Phasenregelkreis nach der eingangs genannten Art anzugeben, der ein Taktsignal von einem hochratigen Datensignal, insbesondere einem hochratigen NRZ-Datensignal, regeneriert.

Diese Aufgabe wird durch die im kennzeichnenden Teil des Patentanspruchs 1 angegebenen Merkmale gelöst.

Der erfindungsgemäße Phasenregelkreis mit den kennzeichnenden Merkmalen des Patentanspruchs 1 hat den Vorteil, daß durch ein Zusammenwirken eines phasensensiven Phasendetektors, der aus einfachen logischen Verknüpfungsschaltungen besteht, sowie von schmalbandigen Schleifenfiltern das regenerierte Taktsignal mit dem übertragenen Datensignal phasenstarr und jitterfrei verkoppelt wird. Gleichzeitig wird bei einer Unterbrechung der hochratigen Datenübertragung dafür gesorgt, daß der schmalbandige Phasenregelkreis wieder sicher und schnell einrastet.

Durch die in den Unteransprüchen aufgeführten Maßnahmen sind vorteilhafte Weiterbildungen und Verbesserungen des im Patentanspruch 1 angegebenen Phasenregelkreises möglich.

Ein Ausführungsbeispiel der Erfindung ist in der Zeichnung dargestellt und in der nachfolgenden Beschreibung näher erläutert. Es zeigen:

Fig. 1 ein Blockschaltbild des erfindungsgemäßen Phasenregelkreises,

Fig. 2 eine Schaltungsanordnung des in dem Phasenregelkreis eingesetzten Phasendetektors, des Flanken-detektors, der Schleifenfilter und der Suchlaufeinrich-

tung, und

Fig. 3 Spannungszeitdiagramme zur Erläuterung der in der Fig. 2 dargestellten Schaltungsanordnung.

In dem Blockschaltbild der Fig. 1 bezeichnet 1 eine Eingangsklemme, an der ein, von einer (nicht dargestellten) Übertragungsstrecke übertragenes NRZ-Datensignal liegt. Die Datenübertragungsrate des von der Übertragungsstrecke empfangenen NRZ-Datensignals möge $> 1 \text{ GBit/s}$ sein. Zur Regenerierung des durch lineare und nicht-lineare Übertragungsfehler verzerrten Datensignals wird das anliegende NRZ-Datensignal zunächst dem nichtinvertierenden Eingang eines Komparators 2 zugeführt. Der nichtinvertierende Eingang des Komparators 2 ist mit einer Klemme 3 verbunden, an der eine Schwellspannung U_s liegt. Überschreitet der Spannungspegel des an der Klemme 1 liegenden NRZ-Datensignals die an Klemme 3 liegende Schwellspannung U_s , nimmt das an einem Ausgang des Komparators 2 abnehmbare Signal einen logischen "High"-Pegel an. Das von dem Komparator 2 so geformte NRZ-Datensignal wird dem D-Eingang eines Entscheidungs-Flip-Flops 4 zugeführt, in dem das geformte NRZ-Datensignal mit dem, dem NRZ-Datensignal innewohnenden Taktsignal abgetastet wird. An einer Ausgangsklemme 5 des Schaltungs-Flip-Flops 4 ist das regenerierte Datensignal abnehmbar.

Das zu Regenerierung des Datensignals und zur weiteren Datensignalverarbeitung des Datensignals benötigte Taktsignal wird seinerseits aus einem an einem Ausgang (Klemme 6) des Komparators 2 liegendem NRZ-Datensignal regeneriert. Dazu wird das an der Klemme 6 liegende NRZ-Datensignal über einen Flanken-Detektor 7 geführt, der in Verbindung mit der Fig. 2 noch ausführlich erläutert wird. Es sei jedoch vorab erwähnt, daß mit Hilfe des Flankendetektors 7 die in einem NRZ-Datensignal fehlenden Spektralanteile des Taktsignals erzeugt werden. Das derart an einer Klemme 8 von dem Flanken-Detektor 7 erzeugte Datensignal wird zu einem Eingang eines Phasenvergleichers 9 weitergeleitet. An einem anderen Eingang des Phasenvergleichers 9 ist ein von einem spannungsgesteuerten Oszillator 10 erzeugtes Taktsignal aufgeschaltet. Entsprechend der jeweils vorliegenden Phasenabweichung zwischen dem anliegenden Datensignal und dem erzeugten Taktsignal gibt der Phasenvergleichers 9, der ebenfalls in Verbindung mit der Fig. 2 ebenfalls ausführlicher beschrieben ist, ein der jeweiligen Phasenabweichung entsprechendes Phasensignal an ein schmalbandiges Schleifenfilter 11 ab. Das Schleifenfilter 11 weist eine Tiefpaßcharakteristik mit nur wenigen KHz-Bandbreite auf. Mit dem schmalbandigen Schleifenfilter 11 ist eine Suchlaufschaltung 12 gekoppelt, die bei einem Ausrasten des zur Taktregenerierung vorgesehenen Phasenregelkreises den spannungsgesteuerten Oszillator 10 veranlaßt, den seinen gesamten Frequenzbereich zu überstreichen. Dazu werden die von dem Schleifenfilter 11 und der Suchlaufschaltung 12 abgegebenen Signale in einer Addierstufe 13 addiert und über eine Klemme 14 als Regelspannung einem Stelleingang des spannungsgesteuerten Oszillators 10 zugeführt. Weitere Einzelheiten zu dem schmalbandigen Schleifenfilter 11, der Suchlaufschaltung 12 und der Addierstufe 13 sind in der Fig. 2 angegeben.

Wie eingangs erwähnt, wird das von dem spannungsgesteuerten Oszillator 10 erzeugte Taktsignal, das an einer Klemme 15 abnehmbar ist, einem Eingang des Phasenvergleichers 9 zugeführt. Gleichzeitig wird dieses erzeugte, aus dem anliegenden Datensignal regene-

rierte Taktsignal über eine Verzögerungsstufe 16 geleitet und einem Takteingang des Entscheidungs-Flip-Flops 4 zugeführt. Das an einem Ausgang (Klemme 17) der Verzögerungsstufe 16 abgegebene regenerierte Taktsignal ist zeitlich synchron zu dem an der Klemme 5 abgegebenen regenerierten Datensignal.

Die Ableitung der Regelspannung zur Nachführung des spannungsgesteuerten Oszillators 10 ist in der Fig. 2 ausführlicher dargestellt. In der Fig. 2 sind diejenigen Teile, die Teilen der Fig. 1 entsprechen, mit denselben Bezugszeichen versehen. Der in der Fig. 1 als Block dargestellte Flankendetektor 7 besteht aus einem EXOR-Gatter 18, bei welchem ein Eingang direkt und ein anderer Eingang über eine Verzögerungsstufe 19 mit der Klemme 6 verbunden ist. Die Verzögerungsstufe 19 ist so ausgelegt, daß das an Klemme 6 liegende NRZ-Datensignal um die Dauer einer halben Bit-Periode verzögert wird. Bei einem Eingangssignal gemäß der Fig. 3a ist an einem Ausgang des EXOR-Gatters 18 (Klemme 8) ein Signal gemäß der Fig. 3b abnehmbar. Der Flanken-Detektor 7 erzeugt bei jedem Datenwechsel in dem an Klemme 6 liegenden NRZ-Datensignal einen Impuls der Dauer $T_{\text{Bit}}/2$. Gegenüber der spektralen Verteilung des an Klemme 6 liegenden NRZ-Datensignals weist der Spektralanteil des an Klemme 8 liegenden NRZ-Datensignals nunmehr im Bereich der zu regenerierenden Taktfrequenz einen starken Spektralanteil auf.

Das derart aufbereitete NRZ-Datensignal wird jeweils einem Eingang von ersten und zweiten NOR-Gattern 20 und 21 zugeführt. Die anderen Eingänge der beiden NOR-Gatter 21 und 22 sind mit Ausgängen eines Verstärkers 23 verbunden. Dem Eingang dieses Verstärkers 23 ist über Klemme 15 das von dem spannungsgesteuerten Oszillator 10 erzeugte Taktsignal zugeführt. Der Verstärker 23 gibt das Taktsignal in nichtinvertierter Form an das NOR-Gatter 21 und in invertierter Form an das NOR-Gatter 22 ab.

Zur Erläuterung der Wirkungsweise des aus den Elementen 21 bis 23 bestehende Phasenvergleichers 9 sei angenommen, daß an Klemme 15 ein Taktsignal gemäß der Fig. 3c und an Klemme 8 ein aufbereitetes Datensignal gemäß der Fig. 3d liegt. Beide Signale werden mit Hilfe der NOR-Gatter 21 und 22 verglichen.

Unter Berücksichtigung der in den Fig. 3c und 3d angegebenen Phasenverschiebung ist an einem Ausgang des NOR-Gatters 21 ein Signal gemäß der Fig. 3e abnehmbar und an einem Ausgang des NOR-Gatters 22 ein Signal gemäß der Fig. 3f. Die Differenz des Gleichanteils in den Signalen 3e und 3f ist dabei ein Maß für die jeweils vorliegende Phasenabweichung. Der aus den Elementen 21 bis 23 aufgebaute Phasenvergleicher 9 arbeitet somit streng phasensensitiv. Es ist möglich, Ausgangsimpulse zu erzeugen, deren Dauer kürzer ist als die Steigzeit der eingesetzten NOR-Gatter 21 und 22. Die an dem differentiellen Ausgang des Phasenvergleichers 21 bis 23 vorliegenden Phasensignale (Fig. 3e und 3f) werden einem differentiellen Eingang des Schleifen-Filters 11 zugeführt, der im wesentlichen aus einem Regler mit PI(proportional-integral)-Übertragungsverhalten besteht. Im einzelnen besteht das Schleifenfilter 11 aus zwei symmetrischen T-Gliedern mit den RC-Kombinationen 23, 24 und 25 bzw. 26, 27 und 28. In den Querzweigen eines jeden T-Glieds liegt ein Kondensator 24 bzw. 27 und in den Längszweigen Widerstände 23 und 25 bzw. 26 und 28. Die Eingänge der beiden T-Glieder sind mit Ausgängen der beiden NOR-Gatter 21 und 22 verbunden; die Ausgänge der beiden T-Glieder füh-

ren zu Eingängen eines Operationsverstärkers 29. Der nichtinvertierende Eingang und der Ausgang des Operationsverstärkers 29 sind über eine, aus einem Widerstand 30 und einem Kondensator 31 bestehende Reihenschaltung verbunden. Der nichtinvertierende Eingang des Operationsverstärkers 29 liegt über eine aus einem Widerstand 32 und einem Kondensator 33 bestehenden Reihenschaltung an einem festen Potential.

Der Offset des Operationsverstärkers 29 läßt sich mit einem Potentiometer 34 einstellen. An einem Ausgang des Operationsverstärkers 29, welcher die zum Nachführen des spannungsgesteuerten Oszillators 10 erforderliche Regelspannung abgibt, ist ein mit 35 bezeichneter Komparator mit Hysterese angeschlossen, der beim Überschreiten einer ersten Spannungsschwelle und beim Unterschreiten einer zweiten Spannungsquelle ein Steuersignal zum Schließen der Kontaktstrecke eines gesteuerten Schalters 36 abgibt. Im geschlossenen Zustand verbindet der gesteuerte Schalter 36 den nichtinvertierenden Eingang des Operationsverstärkers 29 mit dem festen Potential.

Das Schleifenfilter 11 ist so dimensioniert, daß die Eckfrequenzen der Tiefpaß-Anordnung nur wenige Kilohertz betragen. Die Eckfrequenzen sind durch die RC-Kombinationen 23 bis 25 bzw. 30 und 31 sowie den RC-Kombinationen 26 bis 28 bzw. 32 und 33 festgelegt. Im Vergleich zu dem unter Umständen mehrere hundert Megahertz umfassenden Abstimmbereich des Oszillators 10 ist die Frequenzbandbreite des Schleifenfilters 11 sehr schmalbandig.

Solange die Frequenz der Datenwechsel in dem anliegenden NRZ-Datensignal nicht mit der Frequenz des von dem spannungsgesteuerten Oszillator 10 abgegebenen Taktsignals übereinstimmt (ausgerasteter Zustand), treten statistisch verteilte Impulse in den Signalen gemäß der Fig. 3e und 3f auf. Die Differenz eines gemittelten Wertes dieser Signale ist Null. Der spannungsgesteuerte Oszillator 10 soll in diesem Fall selbsttätig seine Frequenz verändern. Dies geschieht durch einen bewußt eingestellten Offset des Operationsverstärkers 29, welcher aufgrund seines integralen Anteils die Ausgangsspannung linear ansteigen läßt und somit den spannungsgesteuerten Oszillator 10 wobbelt. Mit Hilfe des Komparators 35, der im Fangbereich der PLL eine Hysterese aufweist, wird die Ausgangsspannung des Operationsverstärkers 29 durch ein kurzzeitiges Schließen der Kontaktstrecke des gesteuerten Schalters 36 ab einer bestimmten Ausgangsspannung zurückgesetzt. Die Ausgangsspannung des Operationsverstärkers 29 kann somit wieder von neuem ansteigen. Im ausgerasteten Zustand der PLL entsteht eine sägezahnförmige Ausgangsspannung, die letztendlich in Verbindung mit dem Komparator 35 und dem gesteuerten Schalter 36 den spannungsgesteuerten Oszillator 10 veranlaßt, einen großen Frequenzbereich zu überstreichen.

Nähert sich während eines Suchlaufs die Frequenz des spannungsgesteuerten Oszillators 10 der im anliegenden Datensignal enthaltenen Taktfrequenz, so beginnt der Phasenregelkreis einzurasten. Der Offset des Operationsverstärkers 29 wird durch einen konstanten Phasenfehler ausgeregelt. Dabei wird im eingerasteten Zustand des Phasenregelkreises automatisch der Suchlauf beendet. Durch eine entsprechende Verzögerung des von dem spannungsgesteuerten Oszillator 10 abgegebenen Taktsignals kann der durch den Offset des Operationsverstärkers verursachte Phasenfehler ausgeglichen werden.

Die Funktion des erfindungsgemäßen Phasenregel-

kreises wurde am Beispiel eines NRZ-Datensignals erläutert. Selbstverständlich kann der Phasenregelkreis auch zur Regenerierung eines Taktsignals eines anderen Datensignals eingesetzt werden, welches nach einer anderen Codierungsvorschrift erzeugt worden ist. In diesem Fall könnte gegebenenfalls auf den Flanken-Detektor 7 verzichtet werden, wenn der Spektralanteil der zugehörigen Taktfrequenz in dem Datensignal eine ausreichende Größe aufweist.

gänge des EXOR-Gatters (18) ein mit um eine halbe Bit-Periode verzögerndes erstes Verzögerungselement (19) eingefügt ist.

5. Phasenregelkreis nach Anspruch 1, gekennzeichnet durch ein zweites Verzögerungselement (16) zur Kompensation einer Phasenverschiebung zwischen dem vom spannungsgesteuerten Oszillator (10) erzeugten Taktsignal und dem Datensignal.

Patentansprüche

Hierzu 2 Seite(n) Zeichnungen

1. Phasenregelkreis zur Regenerierung eines Taktsignals aus einem Datensignal, mit

- einem spannungsgesteuerten Oszillator (10) zur Erzeugung eines Taktsignals,
- einem Phasen-Detektor (9) zur Abgabe eines Ausgangssignals in Abhängigkeit einer Phasenabweichung zwischen dem Datensignal und dem vom spannungsgesteuerten Oszillator (10) erzeugten Taktsignal,
- einem Schleifenfilter (11) zur Ableitung eines Stellsignals vom Ausgangssignal des Phasen-Detektors (9), welches den spannungsgesteuerten Oszillator (10) nachführt, und
- einer Fangschaltung (12) zur Wobbelung des spannungsgesteuerten Oszillators (10) bei ausgerastetem Phasenregelkreis, gekennzeichnet durch

eine erste und zweite logische Verknüpfungseinrichtung (21, 22), deren Eingängen jeweils das Datensignal sowie ein invertiertes und ein nichtinvertiertes Taktsignal zugeführt ist und an deren Ausgängen zwei Ausgangssignale abnehmbar sind, ein erstes und zweites Schleifenfilter (23 bis 25; 26 bis 28) zur schmalbandigen Filterung der beiden Ausgangssignale, eine Differenzverstärkeranordnung (29 bis 33) mit proportionalem und integralem Übertragungsverhalten, welcher die gefilterten Ausgangssignale zugeführt sind, welche an einem Ausgang das Stellsignal abgibt und welche so eingestellt ist, daß ein Offset vorliegt, einen Komparator (35), welchem das Stellsignal zugeführt ist und welcher beim Über- und Unterschreiten bestimmter Spannungsschwellen ein Schaltsignal abgibt, und einen von dem Schaltsignal gesteuerten Schalter (36) zur Verbindung eines der gefilterten Ausgangssignale mit einem festen Potential.

2. Phasenregelkreis nach Anspruch 1, dadurch gekennzeichnet, daß die erste und zweite logische Verknüpfungseinrichtung aus ersten und zweiten NOR-Gattern (21, 22) mit jeweils zwei Eingängen besteht, wobei jeweils einem Eingang des ersten und zweiten NOR-Gatters (21, 22) das Datensignal und einem anderen Eingang des ersten NOR-Gatters (21) das nichtinvertierte Datensignal und einem anderen Eingang des zweiten NOR-Gatters (22) das nichtinvertierte Datensignal zugeführt ist.

3. Phasenregelkreis nach Anspruch 1, dadurch gekennzeichnet, daß die ersten und zweiten Schleifenfilter (23, 25, 26 bis 28) aus einem Tiefpaß-Filter mit einer RC-Kombination in T-Schaltung bestehen.

4. Phasenregelkreis nach Anspruch 1, dadurch gekennzeichnet, daß das der ersten und zweiten logischen Verknüpfungseinrichtung (21, 22) zugeführte Datensignal über ein EXOR-Gatter (18) geleitet ist, bei welchem in der Zuleitung von einem der Ein-

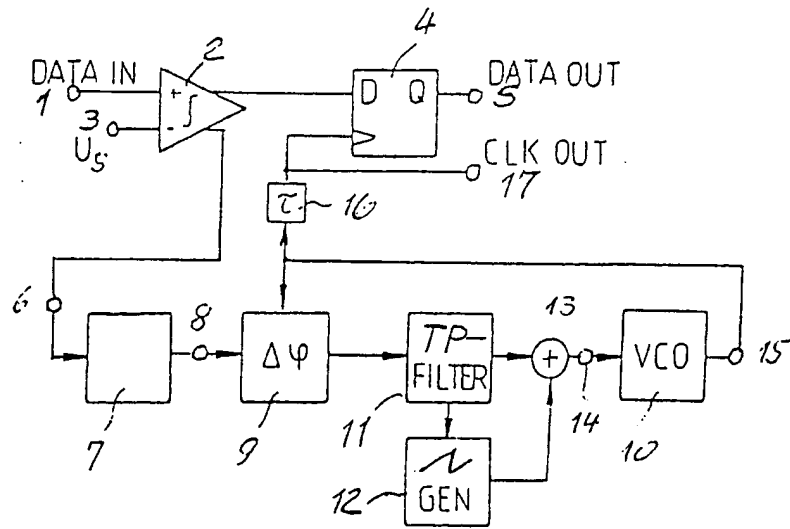


FIG. 1

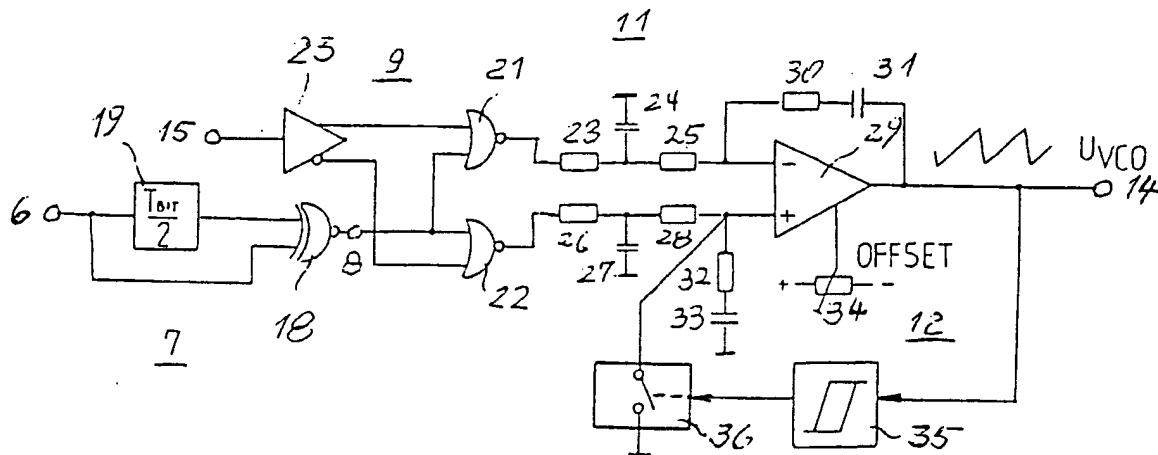
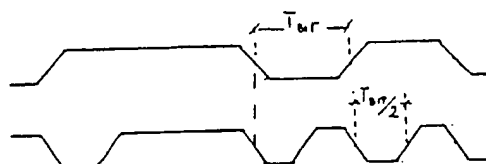
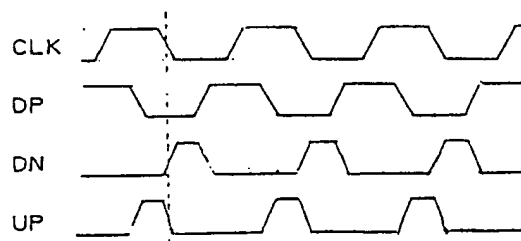


FIG. 2



3a

3b



3c

3d

3e

3f

FIG. 3